

DIALOG(R) File 347:JAPIO  
(c) 1999 JPO & JAPIO 1 rts. reserv.

9 / 239.013

04309680 \*\*Image available\*\*

IMAGE PROCESSOR AND IMAGE PROCESSING METHOD

PUB. NO.: 05-301380 [J P 5301380 A]  
PUBLISHED: November 16, 1993 (19931116)  
INVENTOR(s): KAJITA KOJI  
APPLICANT(s): CANON INC [000100] (A Japanese Company or Corporation), JP  
(Japan)  
APPL. NO.: 05-000579 [JP 93579]  
FILED: January 06, 1993 (19930106)  
INTL CLASS: [5] B41J-002/51; B41J-002/525; B41J-002/21; B41J-002/505;  
G06F-015/62; H04N-001/00; H04N-001/23; H04N-001/40  
JAPIO CLASS: 29.4 (PRECISION INSTRUMENTS -- Business Machines); 44.7  
(COMMUNICATION -- Facsimile); 45.4 (INFORMATION PROCESSING --  
Computer Applications)  
JAPIO KEYWORD: R002 (LASERS); R098 (ELECTRONIC MATERIALS -- Charge Transfer  
Elements, CCD & BBD); R105 (INFORMATION PROCESSING -- Ink Jet  
Printers); R131 (INFORMATION PROCESSING -- Microcomputers &  
Microprocessors)  
JOURNAL: Section M, Section No. 1562, Vol. 18, No. 98, Pg. 14,  
February 17, 1994 (19940217)

ABSTRACT

PURPOSE: To specify adding position of information by marks so as to easily  
extract it.

CONSTITUTION: A color signal of full color from a CCD line sensor 2101 is  
processed at an image processing circuit 2102 and binarized by a dummy  
intermediate tone processing at a binarizing circuit 2103. A density  
determining circuit 2106 determines density of an image signal and controls  
operation of a modulating circuit 2105 which adds adding information. The  
modulating circuit 2105 refers to contents of a ROM 2104. Based on its  
information, a dot position of the binarized image signal is changed and  
the adding information is added to the image. An FIFO 2111 compensates  
delay of the image occurred at the density determining circuit 2106.

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-301380

(43)公開日 平成5年(1993)11月16日

(51)Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

FI

技術表示箇所

B 4 1 J 2/51  
2/525  
2/21

9211-2C  
7339-2C

B 4 1 J 3/ 10 1 0 1 T  
3/ 00 B

審査請求 未請求 請求項の数8(全 24 頁) 最終頁に続く

(21)出願番号 特願平5-579

(22)出願日 平成5年(1993)1月6日

(31)優先権主張番号 特願平4-104

(32)優先日 平4(1992)1月6日

(33)優先権主張国 日本(JP)

(31)優先権主張番号 特願平4-43897

(32)優先日 平4(1992)2月28日

(33)優先権主張国 日本(JP)

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 梶田 公司

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

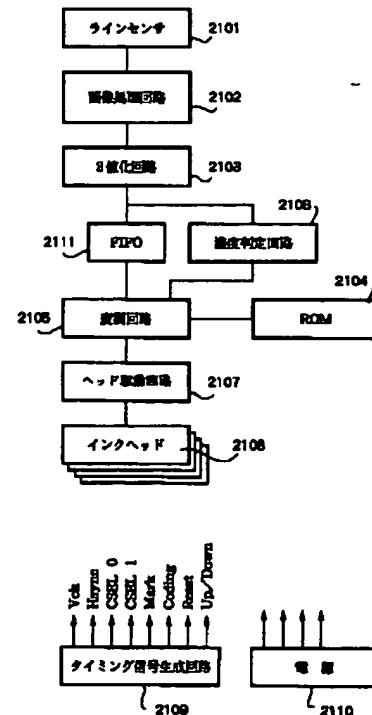
(74)代理人 弁理士 大塚 康徳 (外1名)

(54)【発明の名称】 画像処理装置及びその方法

(57)【要約】

【目的】 情報の付加位置をマークにて明記し、その抽出を容易にする。

【構成】 CCDラインセンサ2101からのフルカラーの色信号は、画像処理回路2102において信号処理を施した後、2値化回路2103にて疑似中間調処理による2値化を施す。また、濃度判定回路2106は、画像信号の濃度を判定し、付加情報を加える変調回路2105の動作を制御する。この変調回路2105はROM2104の内容を参照し、その情報をもとに、2値化された画像信号のドット位置を変化させ、画像に付加情報を付け加える。そして、FIFO2111は、濃度判定回路2106における画像遅延を補償する。



【0004】つまり、従来の装置では、余分な情報を付加する際、それが目立たないように濃度を調整することができないため、付加情報が画像中にノイズとして現れ

てしまい、出力画像の品質を損なう原因となっている。これは、装置使用者に付加情報が肉眼で見てとれることになり、好ましいことではない。本発明は、上述した従来例の欠点に鑑みてなされたものであり、その目的とするところは、付加情報の付加位置を明記し、その抽出を容易にできる画像処理装置及びその方法を提供する点にある。

#### 【0005】

【課題を解決するための手段】上述した課題を解決し、目的を達成するため、本発明に係る画像処理装置は、複数のドットデータを生成する生成手段と、前記生成手段により生成されたドットデータに従って形成されるドット間隔を検出する検出手段と、ドット間隔を制御する制御手段とを有し、前記制御手段により制御されたドット間隔は前記生成手段により生成されたドットデータに従って形成されるドット画像に含まれない所定の情報を表現する。

【0006】また、本発明に係る画像処理方法は、複数のドットデータを生成する生成工程と、前記生成工程により生成されたドットデータに従って形成されるドット間隔を検出する検出工程と、ドット間隔を制御する制御工程とを有し、前記制御工程により制御されたドット間隔は前記生成工程により生成されたドットデータに従って形成されるドット画像に含まれない所定の情報を表現する。

#### 【0007】

【作用】本発明に係る画像処理装置及びその方法によれば、複数のドットデータを生成し、生成されたドットデータに従って形成されるドット間隔を検出し、ドット間隔を制御し、制御されたドット間隔は生成されたドットデータに従って形成されるドット画像に含まれない所定の情報を表現するため、ドット画像に所定の情報を付加する際に、画質の劣化を防止する。

#### 【0008】

【実施例】以下に添付図面を参照して、本発明に係る好適な一実施例を詳細に説明する。

<第1の実施例>本発明の第1の実施例では、インクジェット出力方式のフルカラー複写装置を例に挙げて説明する。

【0009】図1は第1の実施例のフルカラー複写装置における画像処理部の構成を示すブロック図である。同図において、101はCCDラインセンサ、102はA/Dコンバータ、103はシェーディング補正回路、104は濃度変換回路、105はマスキング・UCR回路、106は $\gamma$ （ガンマ）補正回路、107は2値化回路、108はインクヘッド駆動回路（以下「駆動回路」という）、109-1～109-4はインクを吐出するインクヘッド、110はイエローの濃度を判定する濃度判定回路、111は付加パターン生成回路、112は本装置全体を制御するCPU、113はCPU112が動

作するためのプログラムを格納したROM、114は各種プログラムのワークエリア及び各種パラメータの記憶エリアを有するRAM、115はANDゲート、116はORゲートをそれぞれ示している。

【0010】以上の構成において、簡単に動作を説明する。図4は第1の実施例による動作を説明するフローチャートである。以下の説明では、全体の制御をCPU112が受け持つが、個々の動作については、各回路で行われる。原稿を照射して得られる反射光はCCDラインセンサ101で赤・緑・青（R・G・B）に色分解された電気信号に変換される（ステップS1）。ラインセンサ101と原稿とはラインセンサの走査する方向と直交する方向に相対的に移動することにより、原稿全面に渡って画像信号を得ることができる。画像信号はA/Dコンバータ102においてアナログ量からデジタル量に変換され（ステップS2）、シェーディング補正回路103にてCCDラインセンサ101の走査方向における光量ムラ・感度ムラが補正される（ステップS3）。

【0011】その後、濃度変換回路104にて光の強弱を表す信号から濃度の大小を表す信号に変換され（ステップS4）、マスキング・UCR回路105にて記録するインクの色であるシアン（C）・マゼンタ（M）・イエロー（Y）・ブラック（K）の画像信号に変換され、色味の補正と下色除去が行われる（ステップS5）。続いて、 $\gamma$ 補正回路106にて出力特性の非線型性を補正した上で2値化回路107において疑似中間調処理により2値データに変換される（ステップS6）。2値化回路107は公知の誤差拡散法に基づく2値化処理を行う（ステップS7）。2値化された画像信号は駆動回路108によりインクヘッド109-1～109-4を駆動し、C、M、Y、Kのそれぞれのインクを記録紙上に噴射してカラー出力画像を形成する。ここで、インクヘッド109-1～109-4は、熱エネルギーによる膜沸騰を利用してインクを吐出するタイプのいわゆるバブルジェット方式のものをを用いる。

【0012】イエロー（Y）の画像信号については、2値化する前の多値データを濃度判定回路110へ入力し、所定の濃度範囲に納まっているか判定を行う（ステップS8）。この結果、所定範囲に入っていると判定されたならば、その判定信号によってY信号に装置固有の識別情報が付加され（ステップS9）、この修正された画像データに基づき、駆動回路108のインクヘッド109-1～109-4の駆動によって、画像形成が行なわれる（ステップS10）。

【0013】また所定範囲に入っていないと判定されたならば（ステップS9）、Y信号に装置固有の識別情報が付加されず、駆動回路108でインクヘッド109-1～109-4が駆動されて、画像形成が行なわれる（ステップS10）。ここで、付加パターン生成回路111は、装置固有の識別情報（モデル名やシリアルナン

バー等の付加情報)を予め格納している。付加パターン生成回路111は、この識別情報を符号化し、それを順次出力することによって、付加パターンの生成を行う。

【0014】図2は第1の実施例による濃度判定回路110の構成を示すブロック図である。同図において、201-1、201-2は先入れ先出し(first in first out)メモリ(以下「FIFO」という)、202-1~202-6はDフリップフロップ、203は平均回路、204-1、204-2はレジスタ、205はウィンドウコンパレータをそれぞれ示している。

【0015】以上の構成による動作を簡単に説明する。入力されたイエロー(Y)の画像信号は、FIFO201-1、201-2で2ライン分遅延されて、3ライン分のデータが同時進行の処理可能になる。この3ライン分のデータは、Dフリップフロップ202で1クロックずつ遅延されて、3×3画素の画像信号が得られる。この信号を平均回路203により平均することにより画像信号中のノイズを低減する。しかる後に、ウィンドウコンパレータ205により、レジスタ204-1、204-2にそれぞれ設定されている上限値と下限値との間に画像データが収まっているかどうかを判定し、その判定結果を出力する。

【0016】ここで、ウィンドウコンパレータ205では、上記上限値と下限値との間に収まっているという判定結果が得られた場合、付加パターン生成回路111の信号をイエロー(Y)の画像信号として付加するために、アンドゲート115に真(“1”)の判定結果を出力し、または、収まっていないという判定結果が得られた場合には、上記信号の付加をしないために、アンドゲート115に偽(“0”)の判定結果を出力する。

【0017】図3は第1の実施例による付加パターン生成回路111の構成を示すブロック図である。同図において、301は主走査カウンタ、302は副走査カウンタ、303は固有情報を収めたルックアップテーブル(以下「固有情報LUT」という)、304は固有情報をドットパターンに変換するドットパターンルックアップテーブル(以下「ドットパターンLUT」という)をそれぞれ示している。

【0018】以上の構成による動作を簡単に説明する。主走査カウンタ301、副走査カウンタ302はそれぞれ画像信号の主走査方向、副走査方向のクロック信号に従ってカウント動作を行い、画像上の位置に対応して固有情報ルックアップテーブル303を参照する。固有情報ルックアップテーブルにはこの装置のシリアル番号が記憶されており、カウンタの値にしたがって繰り返しシリアル番号が出力される。このシリアル番号を元にしてドットパターンルックアップテーブル304が参照され、機種情報をドットパターンで表わした画像信号が生成される。濃度判定回路110によって真という判定結果が得られた場合には、生成された画像信号の出

力は、通常の画像信号に付加することによる画像形成が行われる。

【0019】以上のようにして、イエロー(Y)の画像信号に対して、所定のドットパターンを用いて識別情報を付加された出力画像は、後にリーダーやスキャナ等の読み取り手段によって読み取られると、イエロー成分だけを分版される。この分版されたイエロー成分から、付加した情報を抽出することができる。本実施例においては、濃度判定回路110により、ドットパターンを付加する対象の画像信号が、ある一定値に収まっていると判定された場合に限り、付加動作が行われる。従って、例えば、ごく薄い濃度の画像領域など付加した画像が目立ちやすい部分に対してはパターンの付加を行わずに済むので、画像に対する劣化を回避することができる。

【0020】以上説明したように、第1の実施例によれば、画像濃度を判定して所定の濃度範囲に収まっている場合に限り、機種固有の情報を表わすパターンを画像に付加することにより、画像品位に与える影響を抑えつつパターン付加が行えるという効果がある。なお、上述した実施例では、イエロー(Y)の画像信号に対して識別情報を付加する一例を説明したが、本発明はこれに限定されるものではなく、他の色の画像に対しても濃度判定を行い識別情報を付加してもかまわないし、複数の色に対して付加しても良いことは言うまでもない。

【0021】また、上述した実施例では、濃度情報の判定を2値化する以前の画像信号を用いて行っているが、場合によっては2値化された後の信号を元にしても濃度判定は可能である。即ち、単位面積中のドット数を計数すれば平均的な画像濃度を求めることができる。

<第2の実施例>さて、前述の第1の実施例においては、画像濃度に応じて情報を付加するかどうかを制御していたが、単に付加するかどうかを切り替えるだけでなく付加するドットパターンを選択するよう構成することも可能である。濃度判定回路のウィンドウコンパレータ部分とレジスタ部分をそれぞれ複数用意すれば、濃度判定を複数レベルにわたって行うことができる。付加するドットパターンを単位面積中に含まれるドット数の異なる構成で複数種類用意しておき、濃度レベルに応じて適切なパターンをセレクトすることにより、画像濃度に近いドットパターンを選択して付加することが可能である。これによって付加パターンをさらに目立たなくすることが可能である。

【0022】<第3の実施例>図5は第3の実施例のフルカラー複写装置における画像処理部の構成を示すブロック図である。同図において、図1と同じ回路は同じ構成であるので説明は省略し、番号を510番台で示す。図1と異なる構成について、501は付加パターン生成回路、502は加算回路、503は駆動回路、504-1~504-4はレーザダイオード、505は本装置全体を制御するCPU、506はCPU505が作動する

ためのプログラムを格納したROM、507は各種プログラムをワークエリア及び各種パラメータの記憶エリアを有するRAMをそれぞれ示している。

【0023】以上の構成による動作を説明する。図7は第3の実施例による動作を説明するフローチャートである。以下の説明では、全体の制御をCPU505が受け持つが、個々の動作については、各回路で行われる。またCCDラインセンサ511〜 $\gamma$ 補正回路516までの動作は、図4に示すフローチャートの説明と同様のため、説明を省略し、 $\gamma$ 補正回路516以降の動作を中心に説明する。

【0024】付加パターン生成回路501は、256レベルの階調を持った付加パターンのひとつを生成するとき、 $\gamma$ 補正されたイエロー(Y)の画像信号に従って、一レベルの階調を選択する。この付加パターン生成回路501で生成された付加パターンは、加算回路502において、 $\gamma$ 補正回路516で $\gamma$ 補正されたイエロー(Y)の画像信号に加算される(ステップS21)。加算回路502では、加算処理と同時に加算結果のオーバーフローを判定する(ステップS22)。該加算回路502がオーバーフローした場合に、最大濃度でクリップ動作が行われる(ステップS23)。加算回路502によって付加パターンが加算されたイエロー(Y)及び他の色の画像信号は、駆動回路503にてレーザダイオード504-1〜504-4を駆動する信号に変換される。この駆動信号によって、レーザダイオード504-1〜504-4が駆動し、そのレーザ光によって感光ドラム(図示せず)上にC、M、Y、Kの潜像が形成され、その潜像をトナーにより現像することによりフルカラー画像が形成される(ステップS24)。

【0025】図6は第3の実施例による付加パターン生成回路の構成を示すブロック図である。同図において、601は主走査カウンタ、602は副走査カウンタ、603は固有情報を収めた固有情報LUTをそれぞれ示している。主走査カウンタ601、副走査カウンタ602はそれぞれ画像信号の主走査方向、副走査方向のクロック信号に従ってカウント動作を行い画像上の位置に対応して固有情報LUT603を参照する。固有情報LUT603には、この装置のシリアル番号が記憶されており、カウンタ値に従って繰り返しシリアル番号が出力される。さらに固有情報LUT603には、イエロー(Y)の画像信号、すなわち、濃度信号が入力され、その大きさに従って、生成する付加パターンが異なるように別のアドレスバンクが選択されるように作用する。入力される濃度信号は通常8ビット全ては必要なく、最上位の4ビットを使って16バンクを選択するよう構成されている。もちろん必要に応じてこのバンク数はこれ以外の大きさにすることも可能であるし、より柔軟な濃度レベルの切り分けを行うために濃度からバンクを選択するための変換回路を追加することもできる。固有情報L

UT603においては、付加パターンが目立ちにくい高濃度部用のバンクには大きな値で、また低濃度部用のバンクには小さな値で付加パターンを記憶しておく。この構成においては、濃度判定を固有情報LUT603で兼用するものとなっている。

【0026】以上の様に、電子写真方式で出力を行う場合には、インクジェット方式とは異なり1画素の濃度(階調)が変えられる。このため画像濃度によって付加するパターンの濃度を可変することにより、どのような濃度の画像であっても肉眼では見えないが検出可能であるという最適な濃度レベルでパターン付加が可能となる。

【0027】さて、第1の実施例では、濃度判定回路110は予め設定した上限値と下限値間に入る濃度に対してパターン付加を決定したが、本発明はこれに限定されるものではなく、付加パターン発生回路で生成できる付加パターンの種類を複数用意し、濃度判定回路110の判定結果を多値で表して、その多値によって付加パターンを選択する様にしても良い。この場合、ANDゲートに代わってセレクトアを用意し、上記多値を選択信号として扱えば良い。

【0028】さて、図1において、付加パターン発生回路111のパターンを複数用意し、濃度判定回路110の判定結果を多値で表し、その多値の値によってパターンをANDゲートに代わるセレクトアによって選択する様にしても良い。この場合、上限値と下限値間の濃度位置に対応してパターンを選択すれば良い。また、上記上限値、下限値は、例えばサービスモードにおいて、マニュアルで設定できるようにしてもよい。

【0029】以上説明したように、第1の実施例から第3の実施例によれば、画像濃度を判定して所定の濃度範囲に収まっている場合に限って機種固有の情報を表わすパターンを画像に付加することにより、画像品位に与える影響を抑えつつパターン付加が行えるという効果がある。

<第4の実施例>図8は、本発明の第4の実施例に係るフルカラー複写装置の画像処理部の構成を示すブロック図である。同図において、2101はCCDラインセンサ、2102は画像処理回路、2103は2値化回路、2104はROM、2105は変調回路、2106は濃度判定回路、2107はインクヘッドの駆動回路、2108はインクヘッド、2109はタイミング信号生成回路、2110は電源回路、そして、2111はFIFOである。

【0030】以上の構成による動作を簡単に説明する。CCDラインセンサ2101は、その読み取り方向に垂直な方向に、原稿に対して相対移動しながら、原稿から反射、もしくは透過してきた光を色分解したものを捕らえ、それを電気信号に変換する。こうして得られたフルカラーの色信号は、画像処理回路2102において信号

処理を施した後、2値化回路2103にて疑似中間調処理による2値化を施す。また、濃度判定回路2106は、画像信号の濃度を判定し、付加情報を加える変調回路2105の動作を制御する。この変調回路2105はROM2104の内容を参照し、その情報をもとに、2値化された画像信号のドット位置を変化させ、画像に付加情報を付け加える。

【0031】FIFO2111は、濃度判定回路2106における画像遅延を補償するために設けられている。変調回路2105で情報を付加された2値信号は、インクヘッド駆動回路2107で、各出力色別のインクヘッド2108を駆動することにより記録紙（不図示）上にインクを吐出させ、フルカラー画像の形成を行なう。また、タイミング信号生成回路2109は、基本となる画像クロック及びそれに伴う各種のクロック信号、タイミング信号を生成して各部へ与える。なお、電源回路2110は、本画像処理部の各部に、その動作に必要な電力を供給するものである。

【0032】図9は、図8の画像処理回路2102の内部構成を示すブロック図である。同図において、2201はA/Dコンバータ、2202はシェーディング補正回路、2203は濃度変換回路、2204はマスキング・UCR回路、2205はフィルタ回路、2206は $\gamma$ 補正回路である。CCDラインセンサ2101から入力された赤・緑・青（R、G、B）の色分解画像信号は、A/Dコンバータ2201によりデジタル信号に変換され、シェーディング補正回路2202により光量分布やCCDラインセンサ2101の感度ムラの補正を受けた後、濃度変換回路2203によって明暗の信号RGBからシアン・マゼンタ・イエロー（C、M、Y）の濃度信号へと変換される。

【0033】マスキング・UCR回路2204は、CMY信号から黒信号（K）を生成するとともに、色補正のためのマスキング演算と下色除去（UCR）を実行する。こうして得られたCMYKの信号に対して、フィルタ回路2205は、エッジ強調あるいはスムージング処理を行ない、 $\gamma$ 補正回路2206からの出力の非線型性を補正する。

【0034】以上の如く処理される信号、及びその結果得られる信号は、図10に示すように、RGBまたはCMYKの各色の信号が連続しているものであり、RGB信号の場合は、非画像信号区間（図中のX）を含み、それぞれ4クロックで1画素の色分解信号を形成し、カラーセレクト信号CSEL1、0に同期して切り替わる。これらの信号の基本周期は、画像クロックVckにより規定され、ラインごとの繰り返し周期は、周期信号Hsyncで規定される。また、画像信号に、付加情報の付加位置を示すマークラインを挿入するラインではMark信号が、画像信号を変調するラインではCoding信号が、それぞれの該当するラインを識別するために供

給される。

【0035】また、タイミング信号生成回路2109は、付加情報の生成のために必要となるReset信号およびUp/Down信号も生成し、供給している。副走査方向に生成されるCoding、Mark、Reset、Up/Downの信号は、画像出力中に一定周期で繰り返し生成され、それによって、画像信号中に情報が繰り返し付加される。

【0036】タイミング信号生成回路2109の初期値を、複写動作ごとに同一値にリセットしないことによって、画像中に情報が付加される位置を一定にしないよう動作する。このように、タイミング信号生成回路2109は、一連のタイミング信号を供給し、装置全体が画像信号に関して同期して動作している。ここで、タイミング信号生成回路2109について、その詳細を説明する。

【0037】図21は、タイミング信号生成回路2109の構成を示すブロック図である。同図において、1401-1、1401-2はカウンタであり、1402-1、1402-2はルックアップテーブルである。カウンタ1401-1は、主走査方向のタイミング信号を生成するためのものであり、HsyncによりリセットされてからVckをカウントして、その出力によりルックアップテーブル1402-1を参照する。

【0038】ルックアップテーブル1402-1は、ROMまたはRAMであって、内部にラインの先頭から順番に生成すべきCSEL0、CSEL1、Hsyncのパターンが書き込まれており、カウンタからの参照にしたがって順番にタイミング信号を生成する。一方、カウンタ1401-2及びルックアップテーブル1402-2は、副走査方向にタイミング信号を生成するものであり、Hsyncをカウントすることによって主走査方向と同様な動作を副走査方向に関して行なう。このとき、主走査方向と異なり、複写動作ごとにカウンタ1401-2を一定値にリセットしないことによって、出力ごとに副走査方向の情報付加位置が一定の場所にならないよう動作する。

【0039】なお、複写動作ごとにカウンタ1401-2の初期値を設定し直して、情報付加位置が一定にならないように操作するよう構成することも可能である。このようにして情報を繰り返し付加し、かつ、付加する位置を、複写動作ごとに分散することで、特定のインクヘッドの動作不良や画像濃度が情報付加には不適当な領域があった場合でも、出力画像のいずれかによって付加情報を復元できる可能性を増すことができる。特に、インクヘッドのノズル数と繰り返し周期とを互いに素な関係にすることは効果的である。

【0040】図11は、変調回路2105の内部構成を示す図である。同図において、2401はドット位置修正回路、2402はマーク付加回路、2404-1、2

404-2はセクタ、2403-1、2403-2はANDゲートである。入力された画像信号は、ドット位置修正回路2401とマーク付加回路2402へそれぞれ供給され、セクタ2404-1は、濃度判定信号及びCoding信号の論理積に応じて画像信号自身、またはドット位置修正回路2401によりドットの位置を修正された画像信号のいずれかを選択する。

【0041】一方、セクタ2402-2は、セクタ2404-1の出力とマーク付加回路2402の出力を濃度判定信号及びMark信号の論理積に従って選択する。従って、濃度判定信号が論理“0”、すなわち、濃度が適切でない場合はセクタ2404-1、2404-2のA側が選択され、画像信号がそのまま無修正で出力される。

【0042】図12は、ドット位置修正回路2401の構成を示すブロック図である。同図において、2501-1~2501-12はDフリップフロップ、2502はセクタ、2503は排他的論理和(XOR)ゲート、2504-1、2504-2はインバータ、2501-1~2505-3はANDゲートである。Dフリップフロップ2501-1~2501-12には、画像クロックVckがクロックとして与えられる。また、セクタ2502には、画像信号自身とそれをDフリップフロップ2501-1~2501-4で遅延させたものが入力される。

【0043】上述のように、本実施例に係る画像処理部では、画像信号はRGBX、またはCMYKの4クロック周期からなる単位にて1画素の情報を表現しているので、セクタ2502に入力される遅延された側の画像信号は、例えば、それがCであればCと同じ色の信号で、1画素分だけの遅延量を持ったものとなる。従って、セクタ2502で、遅延のない通常の画像信号側(A側)を選択するか、あるいは遅延を持たせた側(B側)の画像信号を選択するかにより、出力されるドットの印字位置が1ドット分だけ変化する。

【0044】Coding信号が付加されていない場合は、ANDゲート2505-2の出力が論理0となり、ドット位置修正は行なわれない。Coding信号が与えられた場合、ドット位置を修正するか否かは、XORゲート2503の出力及び画像信号入力の論理積で決まる(AND2505-2)。そして、ROM2104から読み出された付加情報のビットの1/0(奇数間隔のとき1、偶数間隔のとき0)とDフリップフロップ2501-8の出力のインバータ2504-3による反転とが一致していない場合、ドット位置の修正動作が実行される。また、Dフリップフロップ2501-5~2501-8、及びインバータ2504-1は1ビットのカウンタを構成しており、4クロック単位でカウント動作を行なう。すなわち、入力される画像信号の色と同期してカウンタ状態がDフリップフロップ2501-8から出力され

る。

【0045】いま、一つの色について考えると、セクタ2502の出力が論理“1”になったとき、ANDゲート2505-1の出力は論理“0”となってリセットがかけられ、その時点を基準にして経過したVck/4(これは、画素数に相当する)が奇数か偶数かを表現したものをカウンタの内容として保持することとなる。この情報とROM2104からの付加情報をXORゲート2503で比較し、両者が一致しない場合にドット位置の修正動作を行なわせる。

【0046】以上の構成により、ROM2104からの付加情報の1/0に応じて、出力される画像信号中のドット間隔の奇数/偶数が制御されることになる。なお、ROM2104から出力される付加情報は1ライン単位で変化するものであり、この結果、変調が行なわれた場合のドット間隔は、1ライン中で全て奇数間隔、もしくは偶数間隔のいずれかに統一されることになる。一例として奇数間隔のラインを生成する場合の処理を表形式で図13に示す。

【0047】図14は、マーク付加回路2402の内部構成を示すブロック図である。同図において、2601はカウンタ、2602-1~2602-4はDフリップフロップ、2603-1、2603-2はANDゲート、2604はORゲートである。Dフリップフロップ2602-1~2602-4には、画像クロックVckがクロックとして与えてある。

【0048】上記構成において、Mark信号が与えられない場合は、ANDゲート2603-1の出力が常に論理“0”になるので、画像信号に対してマーク付加、すなわち、変更は行なわれない。また、Mark信号が与えられた場合は、以下のようにして画像信号の変更(修正)が行われる。すなわち、カウンタ2601は、カラーセレクト信号に従って画像信号の各色別にドットの個数をカウントする4進カウンタであり、該当する色についてキャリーを出力に送り、各色ごとにそれぞれドットを4つ印字する度にキャリーを発生する。このキャリー信号と4クロック、つまり、1画素分遅延した画像信号についてANDゲート2603-2で論理積をとり、ORゲート2604にてもとの画像信号に付加される。この結果、各々の色に4ドットおきにドットが2つつながって出力されることになる。

【0049】図15は、変調回路2105により変調が行われた場合、一つの色についての画像信号の変化の様子を示す図であり、図中、黒丸の部分が記録紙上にインクを吐出して印字を行なう画素に相当する。図15の(a)は、ドット位置修正を行なった場合を示しており、修正後のドット間隔は、1ライン単位で偶数ドット、または奇数ドットのどちらかに揃ったものとなる。同図においては、1ライン目の中では2つ目および3つ目のドットがそれぞれ1ドット分、横方向にシフトして



おり、ROM2104の出力データにドット間隔の偶数、奇数を合わせている。

【0050】また、図15の(b)は、マーク付加が行われた場合の画像信号であり、Mark信号が与えられてマークラインとなったラインは、4ドットおきにドットが2つ続けて現われる。このように画像信号を変調することで、画像中にシリアル番号及びマークが付加される。よく知られているように、誤差拡散法で2値化された2値信号は、特にハイライト部分の画像濃度の低い領域では適度に分散してドットが存在し、ドットが2つ連なって現われることは極めて稀である。従って、一定個数のドット毎にドットが2個ずつ連なっているラインは、出力画像を拡大することによりライン状に連なったドットが並んでいるのを容易に見つけることができる。

【0051】図15は、濃度判定回路2106の構成を示すブロック図である。同図において、2801-1、2801-2はFIFO、2802-1~2802-6はDフリップフロップ、2803はNORゲートである。上記の2値化回路2103により2値化された信号が濃度判定回路2106に入力されると、FIFO2801-1、2801-2で1ラインずつ遅延され、本濃度判定回路2106では、3ライン分のデータが同時に処理可能となる。

【0052】つまり、ここでは、2値化回路2103からの信号をDフリップフロップ2802で1クロックずつ遅延し、3×3画素の画像信号が得られる。そして、この信号をNORゲート2803に入力することにより、注目画素の周囲の3×3画素の領域に他のドットが存在するか否かが判定可能となる。仮に、この領域に他のドットが存在した場合は、NORゲート2803の出力は論理“0”となり、変調回路2105内での変調動作が行なわれず、画像はそのまま出力される。これにより、高濃度部には変調がかからず、変調による画質の劣化を防止することができる。

【0053】図17は、本実施例に係る画像処理部のROM2104の参照方法を示す図である。同図において、カウンタ2901はアップダウンカウンタであって、Up/Down信号に従ってHsyncをカウントアップ、もしくはカウントダウンする。そして、その出力をROM2902のアドレス入力(adrs)へ与えることにより、画像信号の1ラインごとに付加情報を1ビットずつROM2104から出力する動作が行われ、この付加情報に基づいて変調回路が動作する。

【0054】本画像処理部では、図10に示したようなタイミングでReset信号、及びUp/Down信号が与えられると、最初にReset信号によってリセットされたときから順次、Hsync信号をカウントアップし、Mark信号が入力された後に、Up/Down信号がダウンカウントに切り替わるため、次にカウンタダウンが行なわれる。このため、カウンタ2901が出

力するアドレスは0から始まり、1ラインごとに1つつ増加して、Mark信号以降は、再び0に向かって減って行く。そして、アドレスが0に戻った時点でCoding信号が0になり、付加情報を画像に加える操作が終了する。

【0055】以上の動作により、Mark信号が与えられるラインを挟んで前後のラインがROM2104を参照するアドレスは対称なものになるので、図21に示すように、マークラインの前後に対称に付加情報が存在する。このため、マークラインを見つければ、それを基準にしてどの方向へ付加情報の読み取りを行なっても、全く同じ情報を得ることが保証される。また、タイミング信号は繰り返し生成されるので、同一画像中に同じ付加情報が繰り返し加わることになる。

【0056】なお、ROM2104に格納された情報は、装置の機種別のシリアル番号などの固有情報とともにチェック用の情報を含むものである。ここでのチェック用情報とは、後に出力画像から付加情報を復元するに当たって、復元された情報の信頼性を保証するために用いられるコードを示し、一般的なチェックサム、またはCRC符号などによる誤り検出・訂正符号であって、あらかじめ固有情報から演算してROMに記憶されている。

【0057】また、付加情報を出力画像から読み取る際、マークラインを基準にして符号が存在すると推定された領域についてドット間隔を判定し、情報の復元を試みる。このときチェック情報との整合性を調べることににより、最終的にもとの付加情報を検出したことが確認される。以上説明したように、本実施例によれば、画像濃度が付加する情報に適したものと判定された画像領域について、ROMに記憶された情報を1ライン単位でドット間隔を変調して画像信号中に情報を付加するとともに、情報の付加位置を示すためのマークとなるラインを設けることにより、付加情報を抽出する際に該当する箇所を容易に見え、また、その領域中のドットの並びを測定することにより付加された情報を容易に復元できるという効果がある。

【0058】＜第5の実施例＞以下、本発明に係る第5の実施例について説明する。上記第4の実施例では、付加する情報は、あらかじめ用意されたROMに記憶されたものを用いたが、ここでは他の与え方を示す。図18は、本発明の第5の実施例に係るフルカラー複写装置の画像処理部の構成を示すブロック図である。同図において、図8に示す画像処理部と同一構成要素には同一符号を付し、それらの説明は省略する。そこで、図8と異なる構成について説明する。

【0059】図18において、1000はCPU、1001は、CPU1000が動作するためのプログラムを格納したROM、1002は、CPU1000が動作するときに使うワークエリアなどの記憶エリアを有するRAM、1003は画像信号を取り込んで記憶するRA

M、1004は付加すべき情報を書き込むROM、そして、1005は装置の動作を指示する操作部である。

【0060】CPU1000は、画像信号の読み取りと、付加情報をRAM1004へ書き込むなどの動作を行なう。また、RAM1003は画像信号を記憶し、CPU1000からアクセスが可能である。なお、RAM1004は、上記第4の実施例に係る画像処理装置でのROMに替わり、それをRAMにて構成したもので、図17のROMをRAMに置き換えたものである。そして、CPU1000から、その内容を自由に書き換えることができる。

【0061】そこで、以上の構成をとる本フルカラー複写装置の動作を説明する。図19は、本実施例に係るフルカラー複写装置の動作を示すフローチャートである。本フルカラー複写装置では、全ての複写動作を行なう前に、パターンとして装置内に持つ付加すべき情報を読み込む。本装置では、このパターンをバーコードのような形態で用意しており、通常の標準白色版の一部、もしくはCCDラインセンサ上の画像領域外に張り付けられている。そして、このデータを読み取ったものをRAM1003に書き込んで、画像としての取り込みを行なう。続いて、CPU1000は、RAM1003をアクセスし、読み取った画像データから付加すべき情報を抽出する(ステップS101)。

【0062】続いて、読み取りの誤りや付加パターンに対する改竄が成されていないかを調べるために、パターンのデータ部分からチェックデータを演算して求める(ステップS102)。この演算で求めたチェックデータとパターンのチェックデータ部分を比較することにより(ステップS103)、正しい情報が読み取れているかどうかを判定する(ステップS104)。このステップS104で、正しいデータではないと判断された場合は、サービスマンコールを表示して以後の動作を中止する。しかし、ステップS104で正規のデータであることが確認されたならば、付加すべき情報をRAM1004に書き込んだ後(ステップS105)、通常の複写動作のモードへと移行する。

【0063】なお、上記の動作は、複写動作ごとに行なう必要はなく、通常は、電源投入直後の自己診断の一環として行なえばよい。また、一度RAM1004に情報を設定した後の複写動作は、上記第4の実施例と同じであるので、その説明を省略する。図20は、本実施例に係るフルカラー複写装置において、付加情報を画像読み取りユニット部1201に実装した様子を示す図である。ここでは、画像読み取り部は、原稿を置く原稿台1202の内側をCCDラインセンサ2101が走査する機構となっており、通常のシェーディング動作に使用する標準白色版は、CCDラインセンサのホームポジション近傍に設けられている。そして、その標準白色版の一部に、付加すべき情報をCCDラインセンサで読み取

れるような符号で書き込んでおく。ここでは、上述のように公知のバーコードによる符号化を行なっており、図19に示すフローチャートのステップS101では、この符号を読み込んで情報の取得を行なっている。

【0064】以上説明したように、本実施例では、画像パターンとして与えられた付加情報を読み取ってから設定する方式をとって、付加情報を画像処理部の外部に持たせることで、装置の修理などによる回路の交換が発生しても、常に同一の付加情報を保持できるように構成できる。なお、付加情報の一部を、例えば、装置の操作部1005のキー入力手段から設定するようにしてもよい。

【0065】＜変形例＞上記各実施例においては、いずれも、あらかじめ定められた情報を付加するようにしたが、第5の実施例に係る装置のように、付加情報を一度RAMテーブルに書き込むことによって付加するという方式をとれば、処理実行時に、付加する情報を加工することができる。すなわち、装置のシリアル番号のみならず、例えば、装置の時計機構を内蔵しておくことで情報の印字日時をコード化して付加したり、複写装置で用いられる磁気カード、ICカード、IDカードなどのコントロールカードなどのユーザを識別するための手段と併用して使用者の情報を付加することができる。

【0066】また、装置がファクシミリ装置の場合であれば、例えば、電話番号を付加したり、情報を柔軟に出力画像中に付加することが可能となる。上記各実施例においては、いずれも1ライン全体に渡って変調を行なうものとしたが、必ずしも1ライン全部の変調を行なう必要はなく、例えば、ライン上の一部分に限って変調動作を実行しても構わない。また、変調する方向もCCDラインセンサの読み取り方向に限定されるわけではなく、例えば、それに直交する方向に変調を行なっても、発明の本質に関わる違いは生じないの言うまでもない。

【0067】さらに、ドット間隔を変更する方式において、ドット間隔の変更は偶数、奇数による区別以外の方式であっても構わない。また、上記各実施例では、濃度判定は2値化後の信号に基づいて行なっているが、2値化前に多値信号を用いて濃度判定を行なうようにしてもよい。上記各実施例では、本発明をフルカラー複写装置に適用した例を示したが、適用対象となる装置は複写装置に限定されるものではなく、2値画像による出力を行なうものであれば基本的に実施可能であり、例えば、ファクシミリ装置やプリンタ装置に適用することも可能である。

【0068】また、上述の各実施例では、C、M、Y、Kのデータがシリアルに伝送されたが、C、M、Y、Kについて独立して2値化処理回路を持つことで並列の画像処理を行うこともできる。この場合には、上述の変調回路をC、M、Y、Kの各色について持つようにすればよい。また、付加情報は、装置のシリアル番号に限

らず、例えば、複写日時、複写した人物のIDコードなどの情報であってもよい。

【0069】また、上述の各実施例では、2値のドットデータを変調したが、2値のドットに限らず、多値のドットであってもよい。さて、上述の実施例では、入力手段であるイメージリーダーによって原稿を読み取って画像データを発生させたが、入力手段はイメージリーダに限らず、スチルビデオカメラ、ビデオカメラ、ホストコンピュータ等でも良い。

【0070】また、出力手段として、レーザビームプリンタ、インクジェットプリンタに限らず、熱転写プリンタ、ドットプリンタ等でも良い。特に、熱エネルギーによる沸騰を利用して液滴を吐出させるタイプのバブルジェット方式のプリンタでも良い。尚、本発明は、複数の機器から構成されるシステムに適用しても、1つの機器から成る装置に適用しても良い。また、本発明はシステム或は装置にプログラムを供給することによって達成される場合にも適用できることは言うまでもない。

【0071】また、上述の実施例の組み合わせは、本発明の思想に含まれる。なお、本発明は、複数の機器から構成されるシステム例えば、スキャナ、ホストコンピュータ、プリンタ等の一連のシステムに適用しても1つの機器から成る装置例えば複写機に適用しても良い。

【0072】

【発明の効果】以上説明したように、本発明によれば、2値化された画像信号に対してドット間隔を変調して所定の情報を付加し、さらにその付加位置を示すマークを設けることで、出力画像からの付加情報の特定を容易に行なえるという効果がある。また、所定情報の付加ドット間隔の特定を容易に行なうことで、画像信号の劣化を抑えて情報を付加することができるという効果がある。

【図面の簡単な説明】

【図1】第1の実施例のフルカラー複写装置における画像処理部の構成を示すブロック図である。

【図2】第1の実施例による濃度判定回路110の構成を示すブロック図である。

【図3】第1の実施例による付加パターン生成回路111の構成を示すブロック図である。

【図4】図4は第1の実施例による動作を説明するフローチャートである。

【図5】第3の実施例のフルカラー複写装置における画像処理部の構成を示すブロック図である。

【図6】第3の実施例による付加パターン生成回路の構成を示すブロック図である。

【図7】第3の実施例による動作を説明するフローチャートである。

【図8】本発明の第4の実施例に係るフルカラー複写装置の画像処理部の全体構成を示すブロック図である。

【図9】第4の実施例に係る画像処理回路2102の内部構成を示すブロック図である。

【図10】第4の実施例に係る画像信号のタイミングチャートである。

【図11】第4の実施例に係る変調回路2105の構成を示すブロック図である。

【図12】第4の実施例に係るドット位置修正回路2401の詳細構成ブロック図である。

【図13】第4の実施例による奇数間隔のラインを生成する場合の処理を表形式で示す図である。

【図14】第4実施例に係るマーク付加回路2402の詳細構成ブロック図である。

【図15】第4実施例に係る変調回路2105の動作による画像信号の変化を説明する図である。

【図16】第4実施例に係る濃度判定回路2106の構成を示すブロック図である。

【図17】第4実施例に係るROM2104の構成を示すブロック図である。

【図18】本発明の第5の実施例に係るフルカラー複写装置の画像処理部の構成を示すブロック図である。

【図19】第5の実施例に係る装置の動作を説明するフローチャートである。

【図20】第5の実施例に係る付加情報の入力方式を説明するための図である。

【図21】第5の実施例において画像中に付加される情報の様子を模式的に表わす図である。

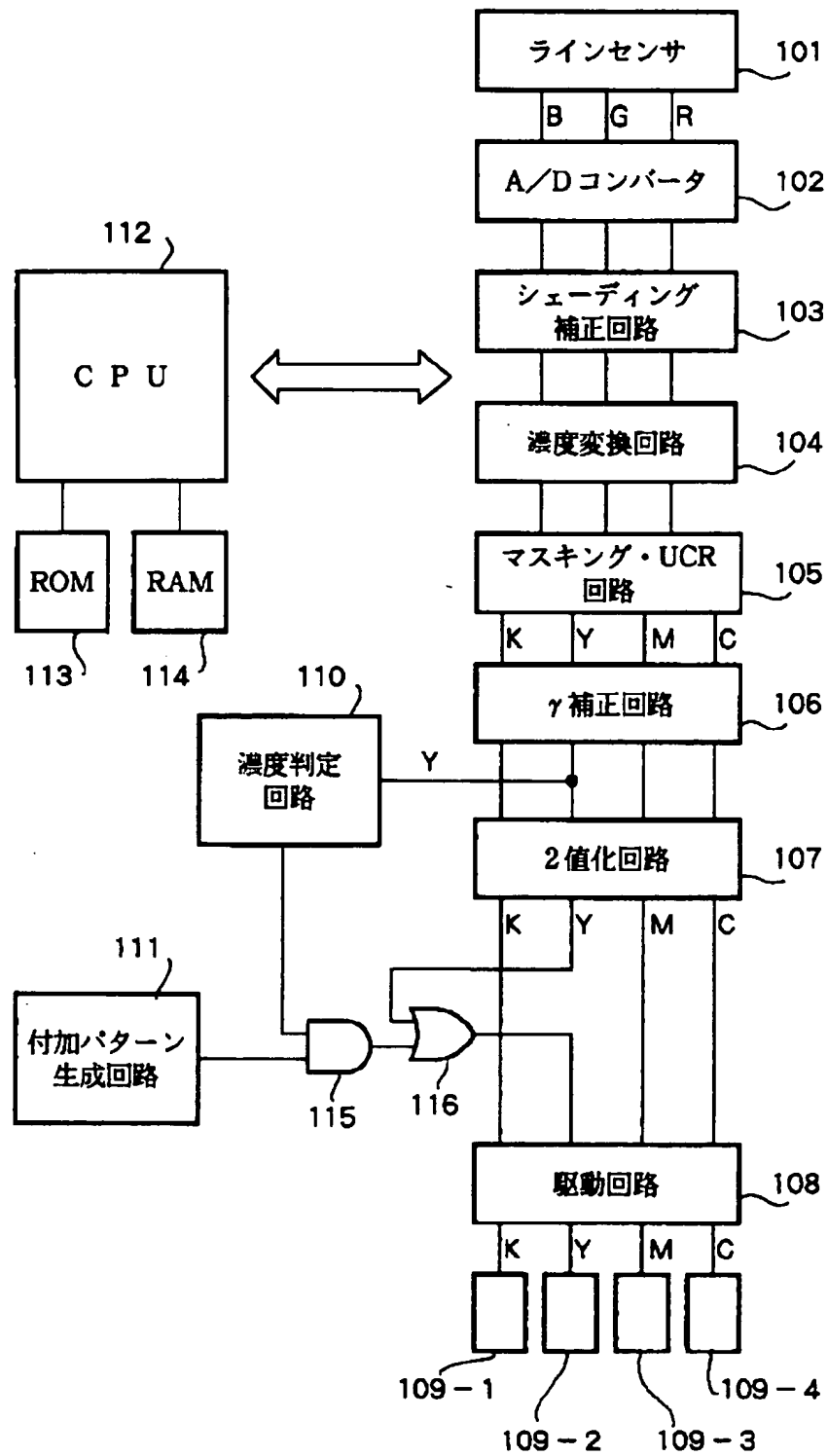
【図22】第5の実施例に係るタイミング信号生成回路2109の構成を示すブロック図である。

【符号の説明】

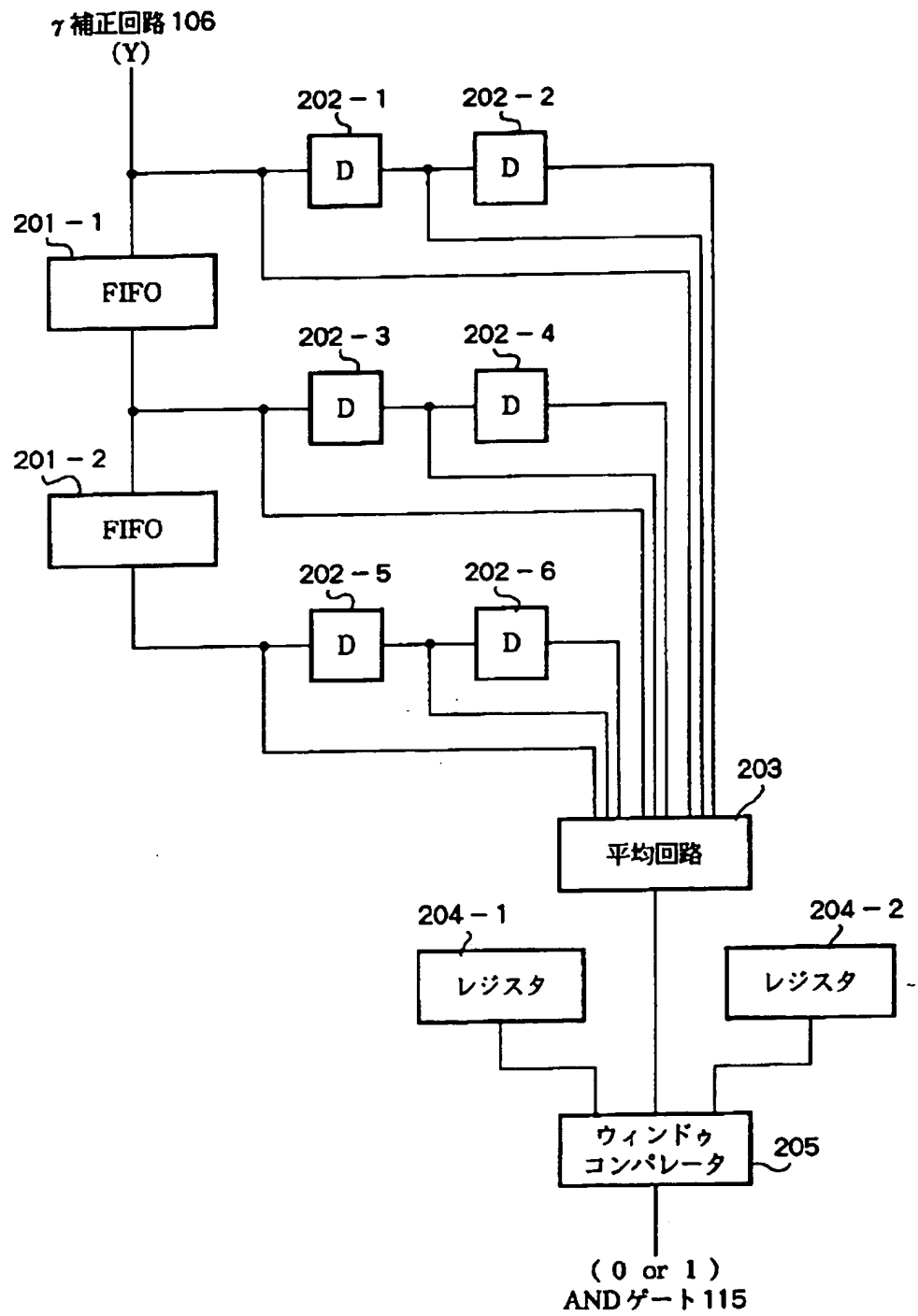
101, 511, 2101 CCDラインセンサ  
102, 512 A/Dコンバータ  
103, 513 シェーディング補正回路  
104, 514 濃度変換回路  
105, 515 マスキング・UCR回路  
106, 516  $\gamma$ 補正回路  
107, 2103 2値化回路  
108, 503, 2107 駆動回路  
109-1~109-4, 504-1~504-4, 2108 インクヘッド  
110, 2106 濃度判定回路  
111, 501 付加パターン生成回路  
112, 505, 1000 CPU  
113, 506, 1001, 2104 ROM  
114, 507, 1002, 1003, 1004 RAM  
115 ANDゲート  
116 ORゲート  
502 加算回路  
2102 画像処理回路  
2105 変調回路  
2109 タイミング信号生成回路  
50 2110 電源回路

2111 FIFO

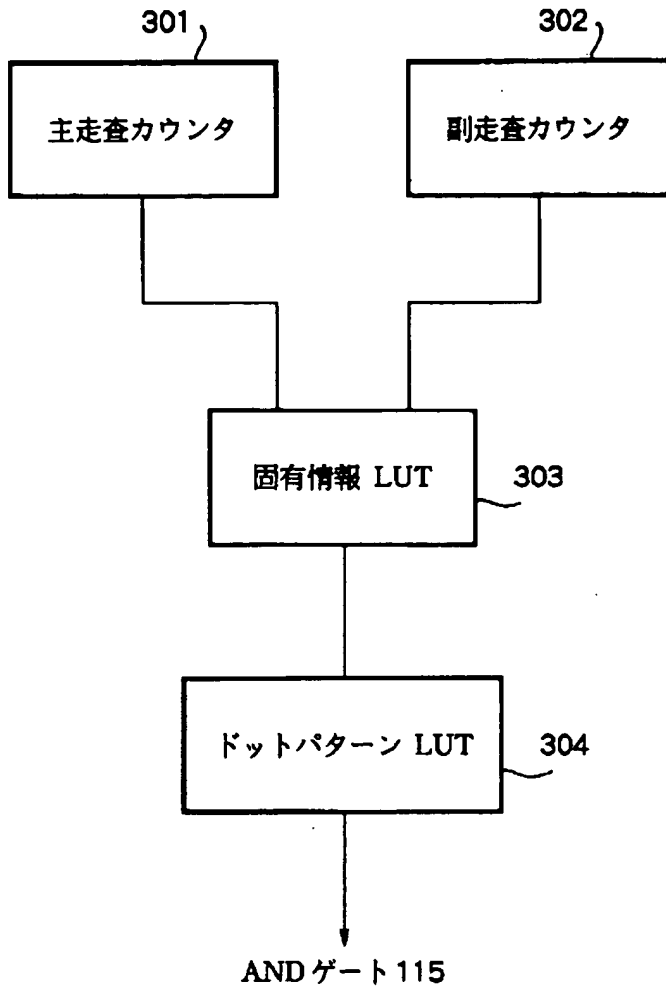
【図1】



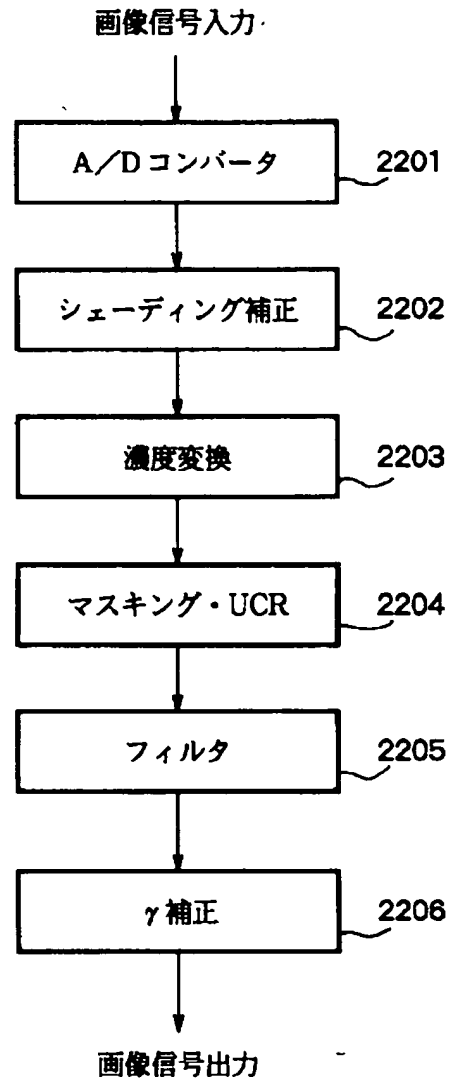
【図2】



【図3】



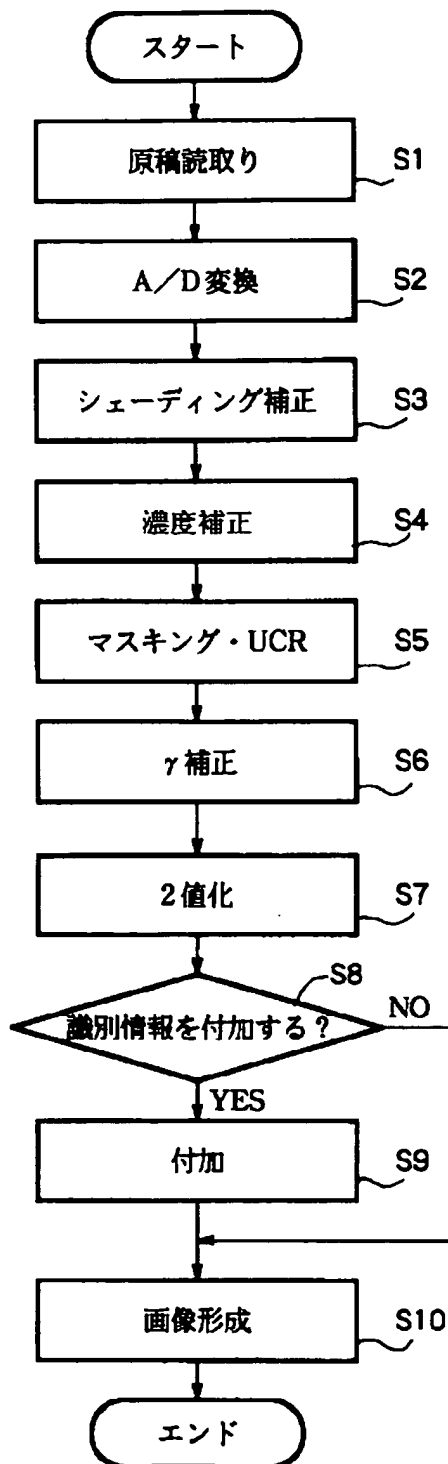
【図9】



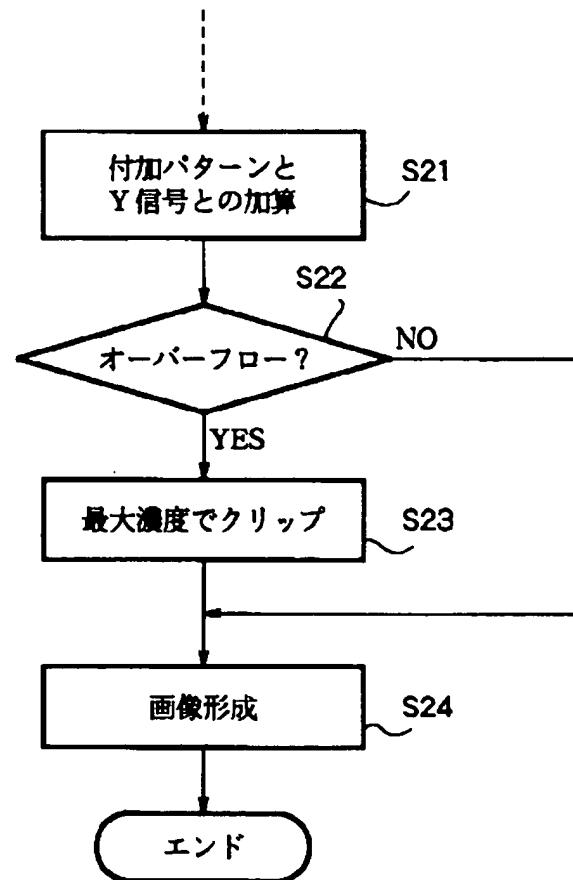
【図13】

画像信号入力	1	x	x	x	0	x	x	x	0	x	x	x	1	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	1	x	x	x	0
2501-4 出力	0	x	x	x	1	x	x	x	0	x	x	x	0	x	x	x	1	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	1
2504-2 出力	0	x	x	x	1	x	x	x	1	x	x	x	0	x	x	x	1	x	x	x	1	x	x	x	1	x	x	x	0	x	x	x	0
2501-8 出力	0	x	x	x	0	x	x	x	1	x	x	x	0	x	x	x	0	x	x	x	1	x	x	x	0	x	x	x	1	x	x	x	0
2504-3 出力	1	x	x	x	1	x	x	x	0	x	x	x	1	x	x	x	1	x	x	x	0	x	x	x	1	x	x	x	0	x	x	x	1
2503 出力	0	x	x	x	0	x	x	x	1	x	x	x	0	x	x	x	0	x	x	x	1	x	x	x	0	x	x	x	1	x	x	x	0
2505-2 出力	0	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	1	x	x	x	0
2505-3 出力	1	x	x	x	0	x	x	x	0	x	x	x	1	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	0
2501-12 出力	0	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	1
画像信号出力	1	x	x	x	0	x	x	x	0	x	x	x	1	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	1

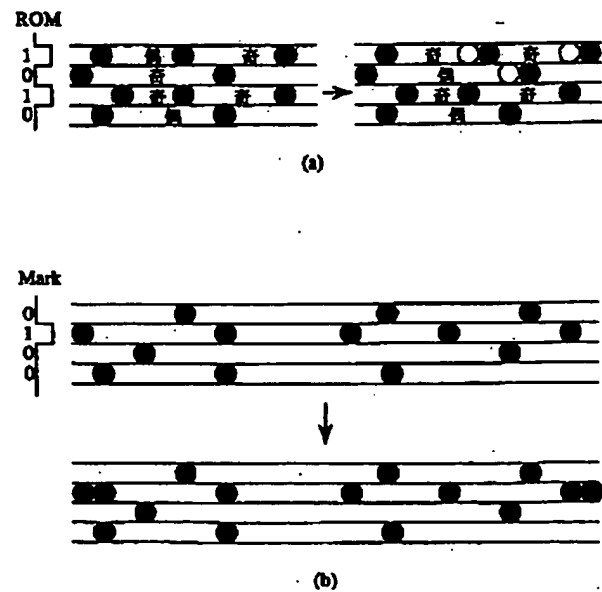
【図4】



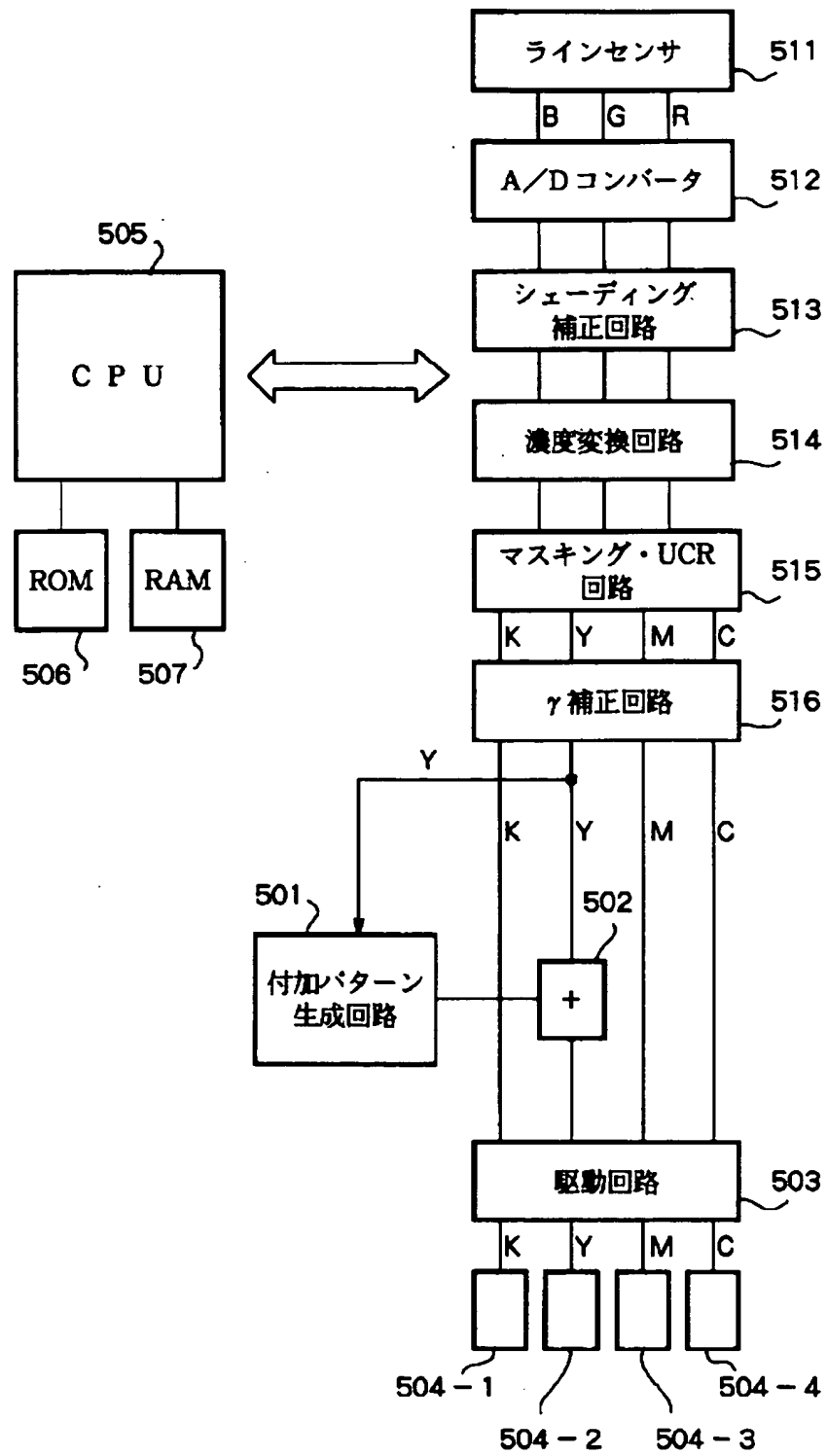
【図7】



【図15】

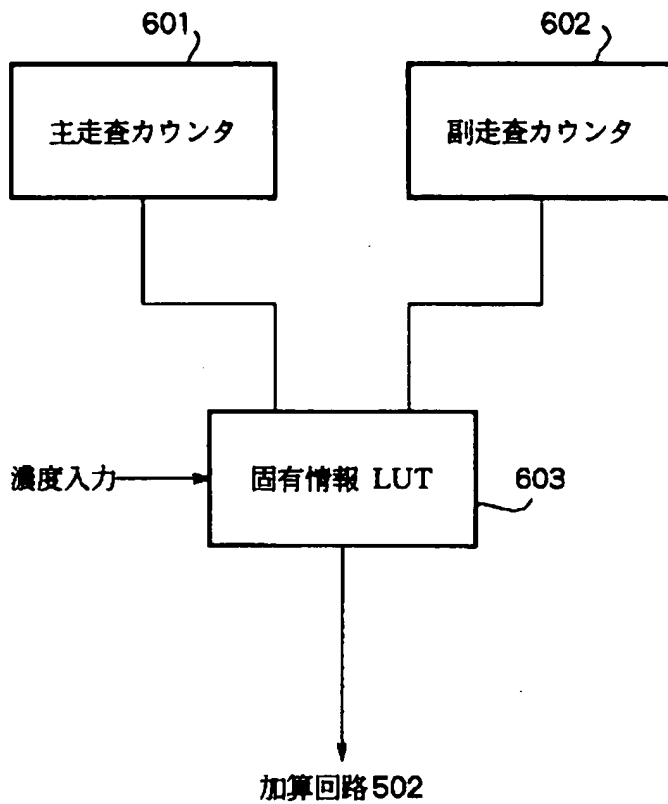


【図5】

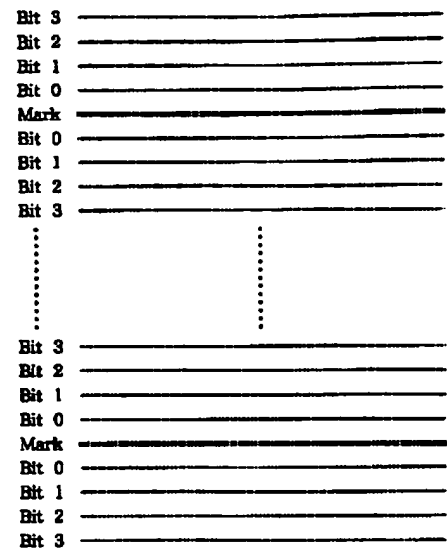




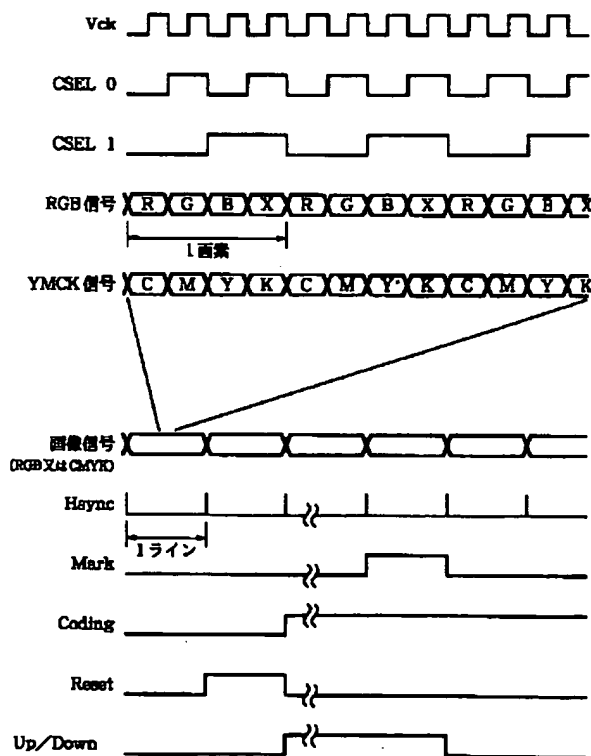
【図6】



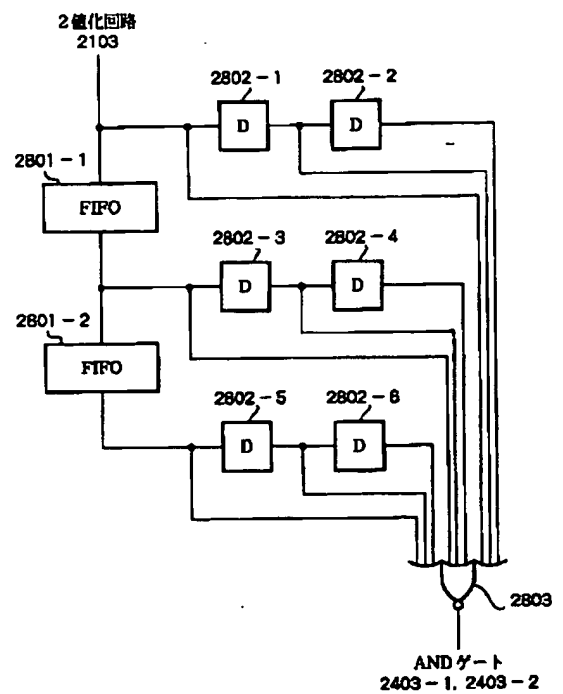
【図21】



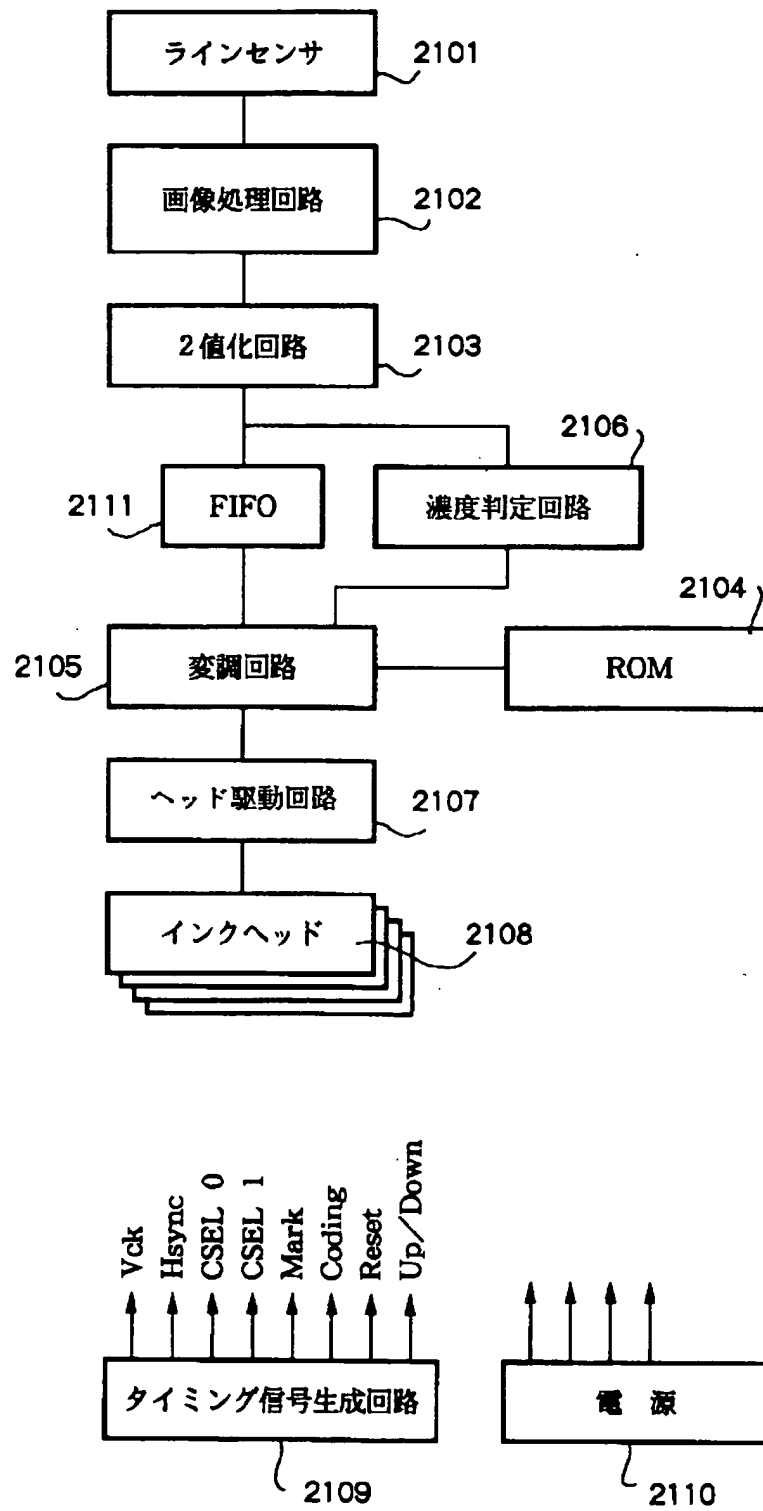
【図10】



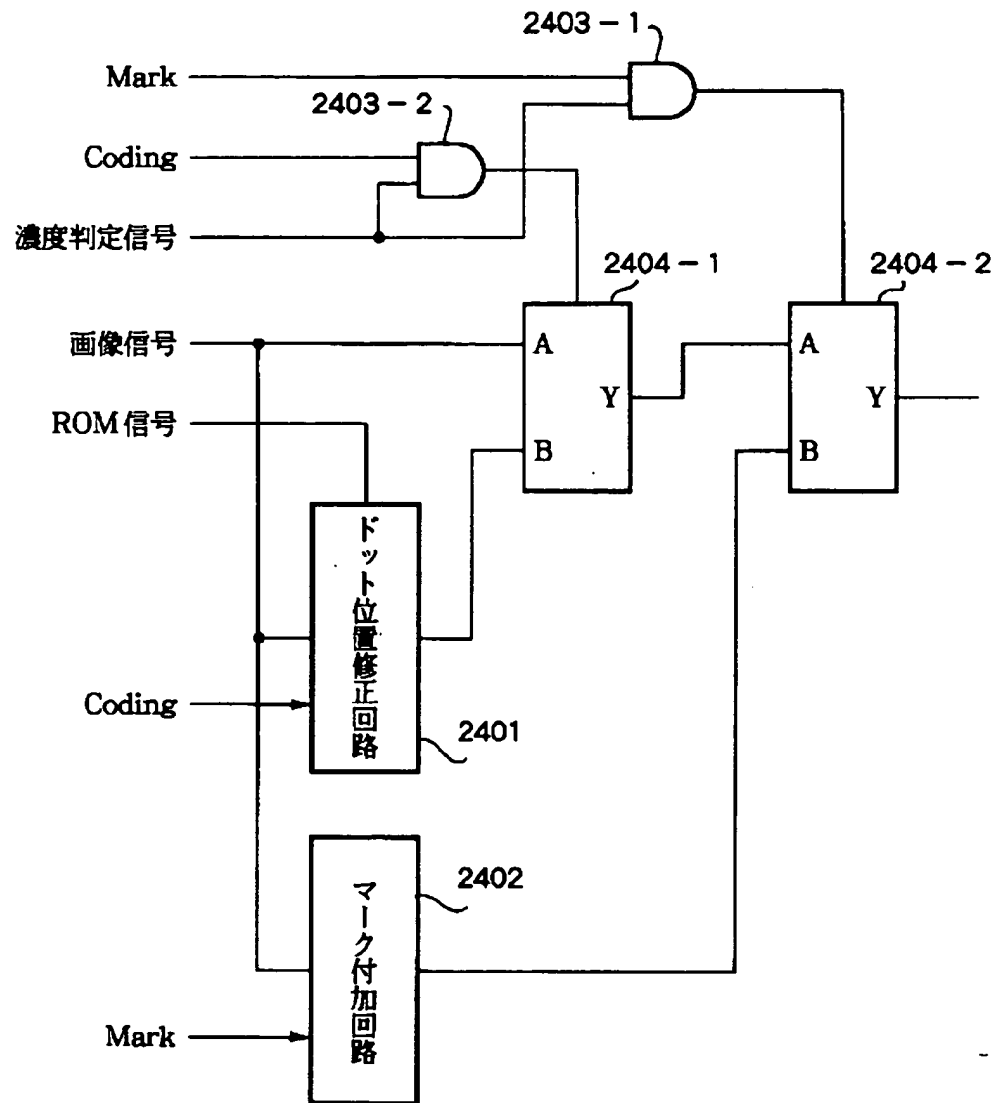
【図16】



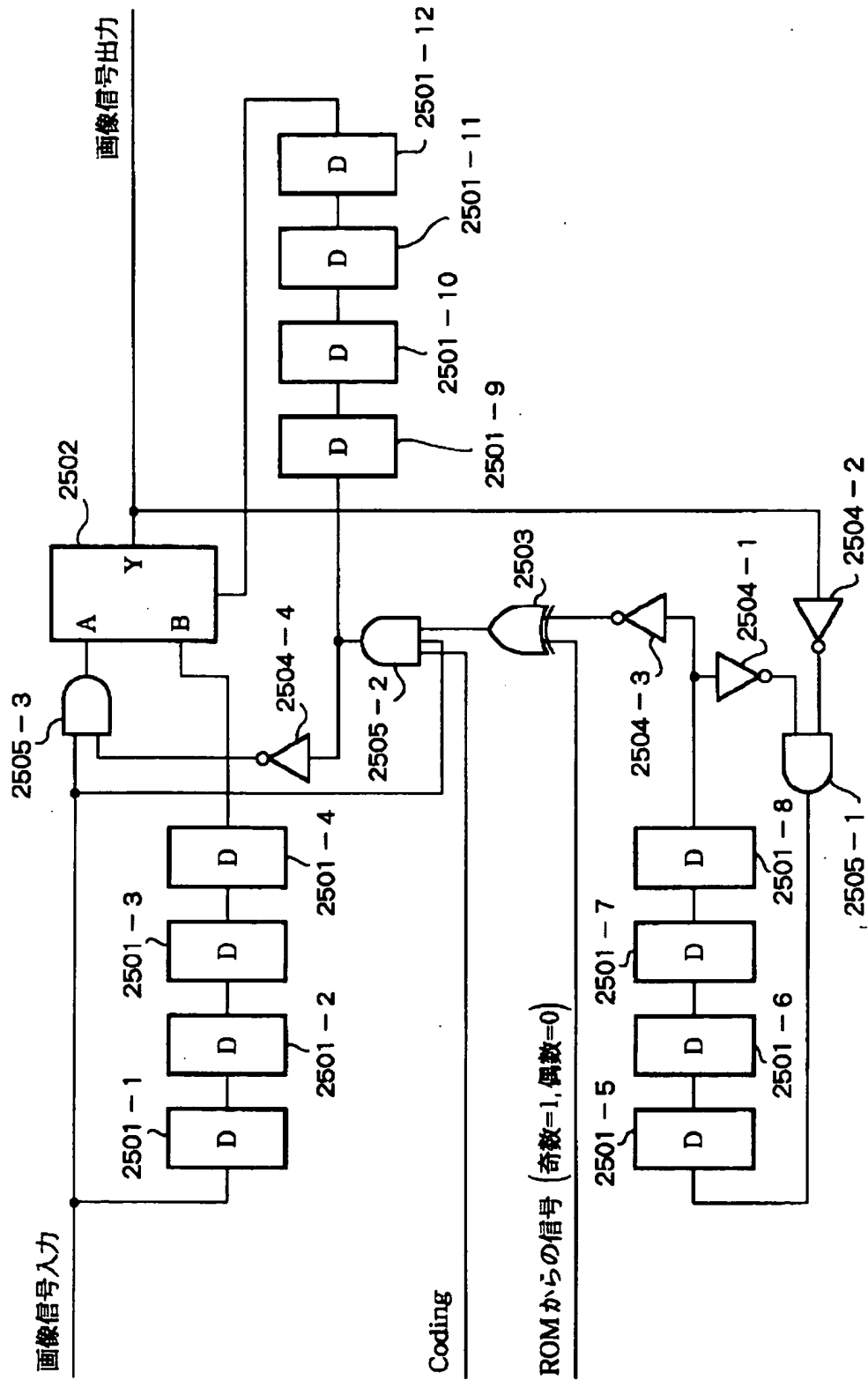
【図8】



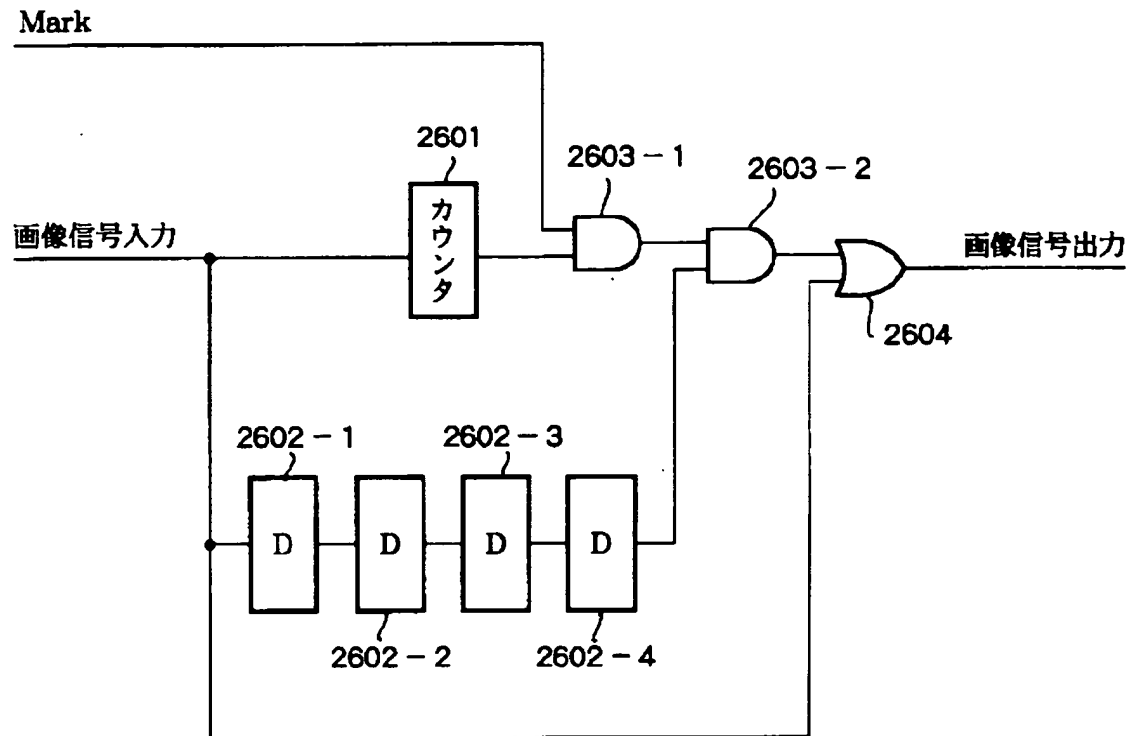
【図11】



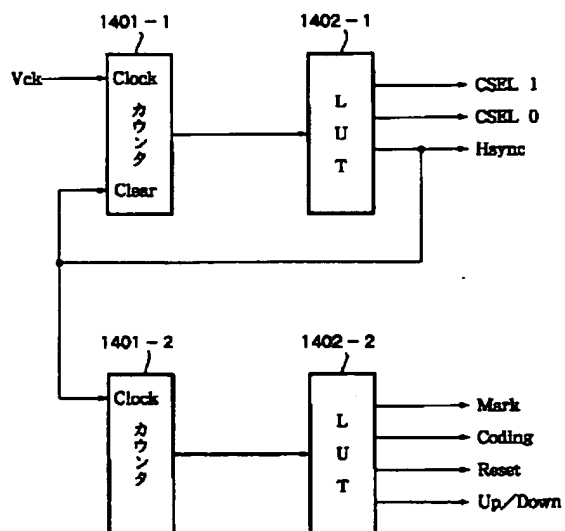
【図12】



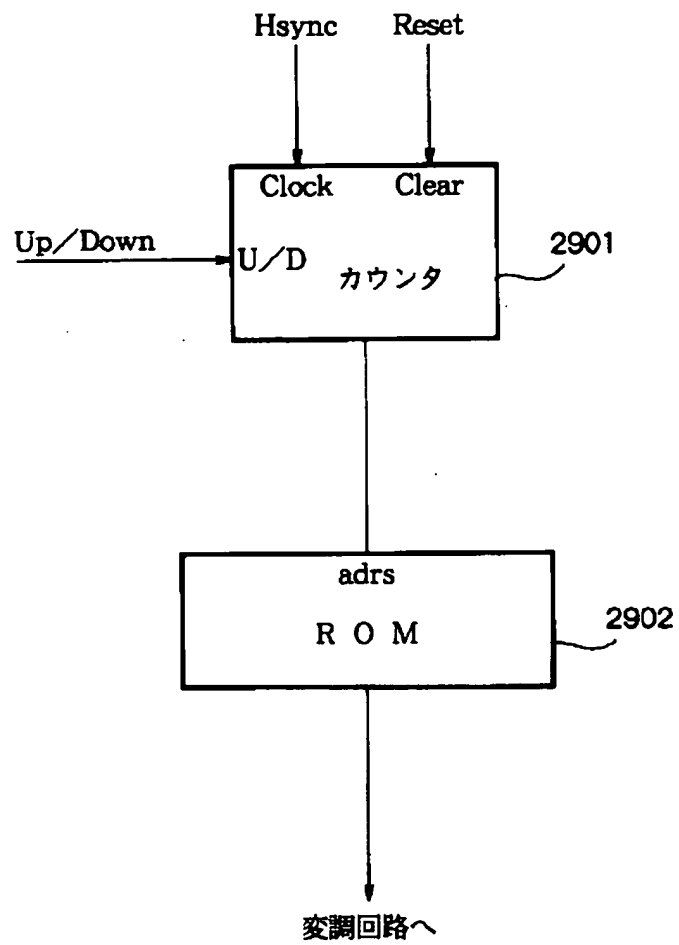
【図14】



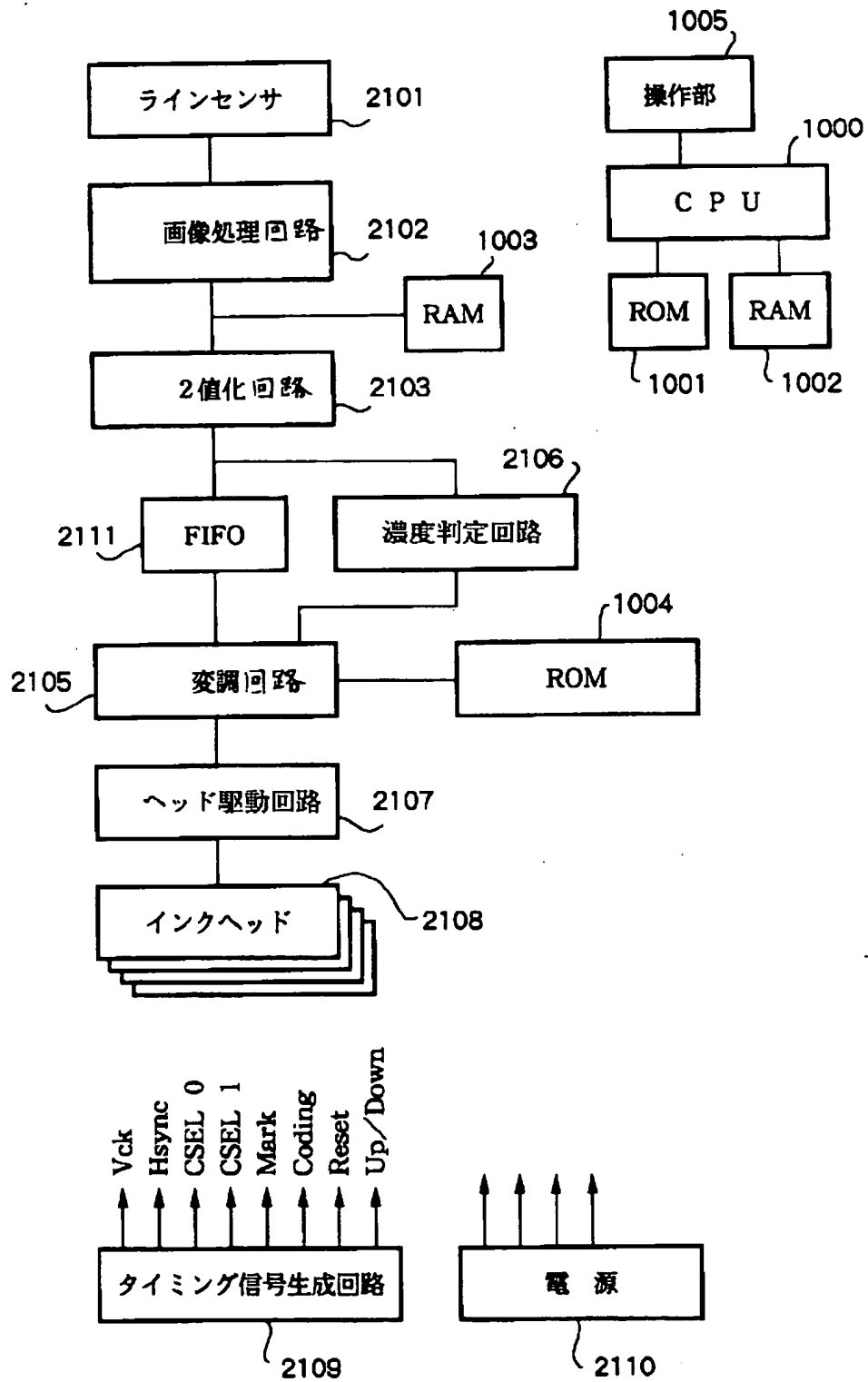
【図22】



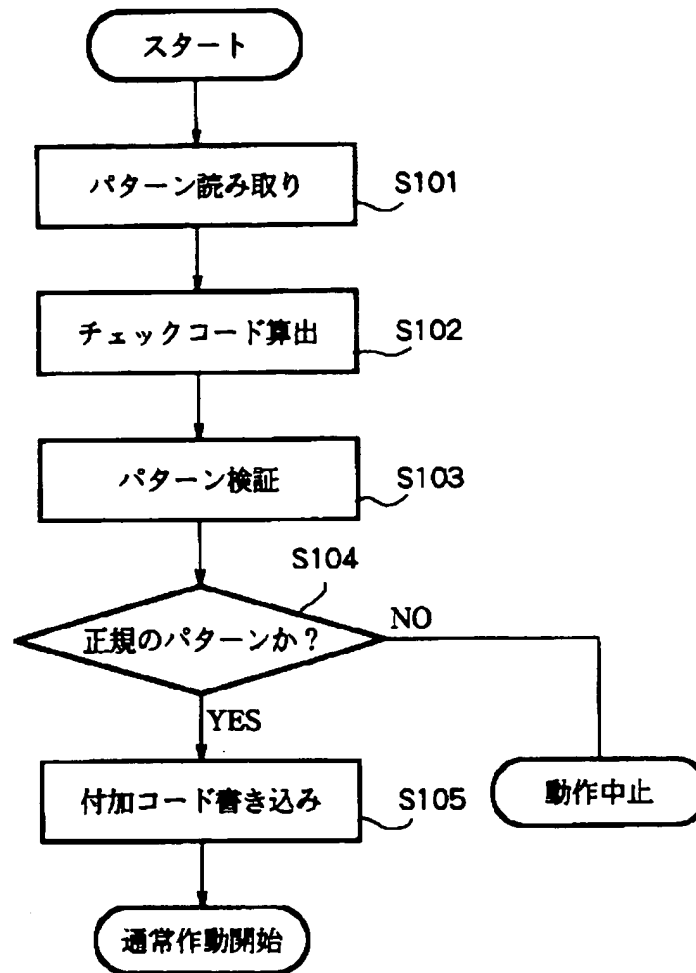
【図17】



【図18】

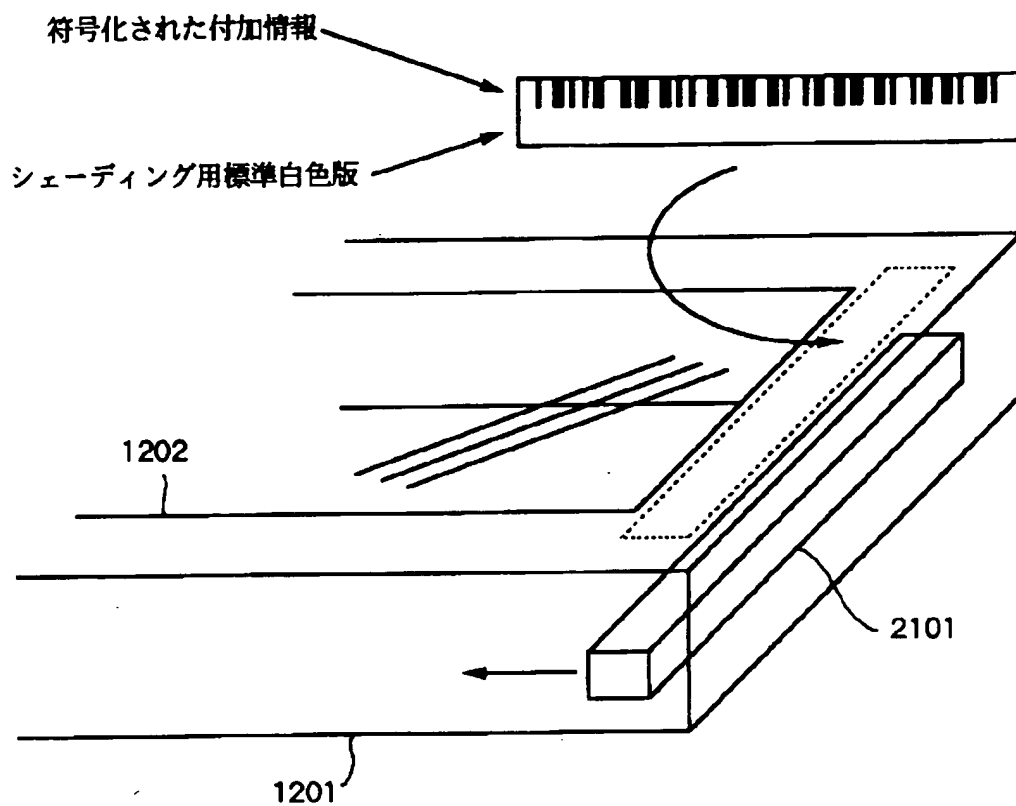


【図19】





【図20】



フロントページの続き

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
B 4 1 J 2/505				
G 0 6 F 15/62	3 1 0	Z 8125-5L		
H 0 4 N 1/00		C 7046-5C		
1/23	1 0 1	C 9186-5C		
1/40		Z 9068-5C		
		8306-2C	B 4 1 J 3/04	1 0 1 A
		9211-2C	3/10	1 0 1 Z